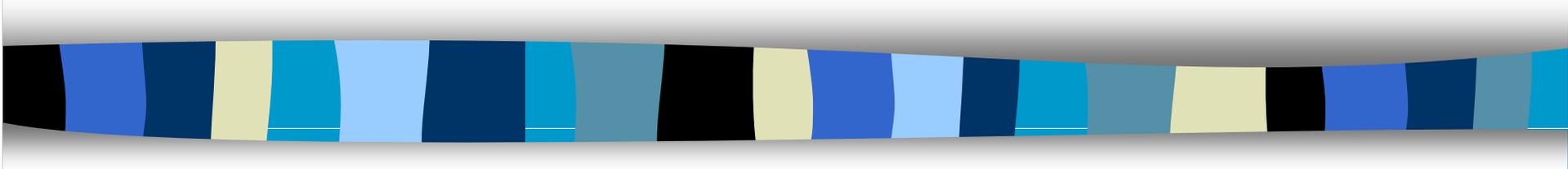


Architettura degli Elaboratori

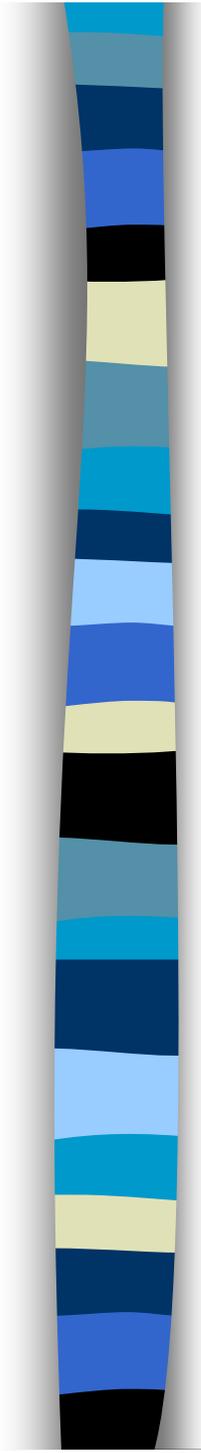
I semestre a.a. 2011-2012

9 CFU – 80 ore

Classe 2 - Matricola congrua a 1



Docente: Gravino Carmine



Informazioni generali

■ **Orario delle lezioni – Classe 2**

- Lunedì, 11-14, aula P4
- Martedì, 9-11, aula P4
- Mercoledì, 9-11, aula P4

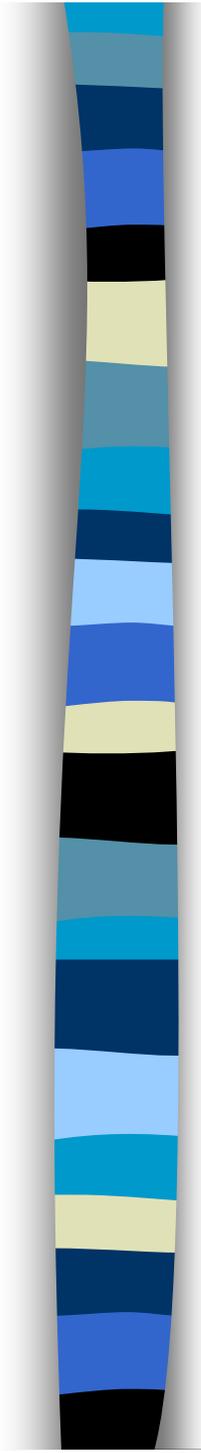
■ **Orario di ricevimento:**

- Martedì 15:00-17:00
- Mercoledì 15:00-17:00

■ **Sito web del corso: presto disponibile ?**

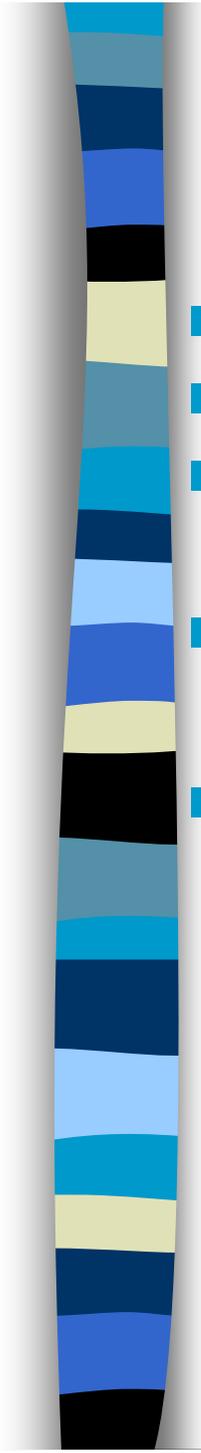
■ **(In alternativa) Pagine web del docente:**

<http://www.dmi.unisa.it/people/gravino/www/index.html>



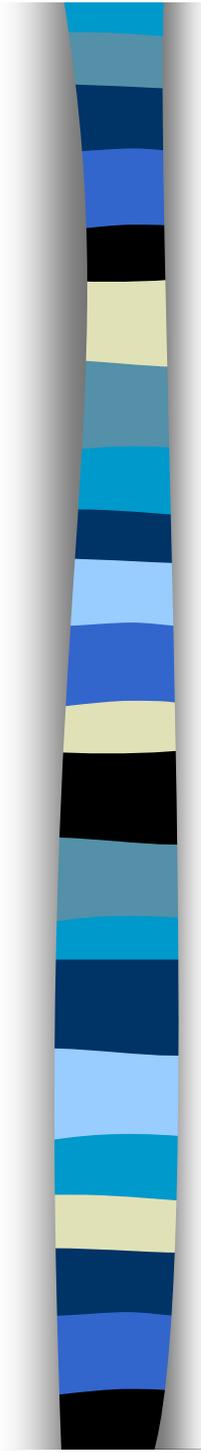
Informazioni generali (cont.)

- **Durata del corso:** 13 settimane (Gio 22 Settembre - Mer 22 Dicembre 2011)
- **Prima prova:** (orientativamente) Seconda settimana
Novembre 2011
- **Seconda prova:** Alla fine del corso
- **Pre-appello** nella settimana: Lun 9 Gennaio - Ven 13
Gennaio 2012
- **2 Appelli** nel periodo: Lun 16 Gennaio - Ven 24 Febbraio
2012



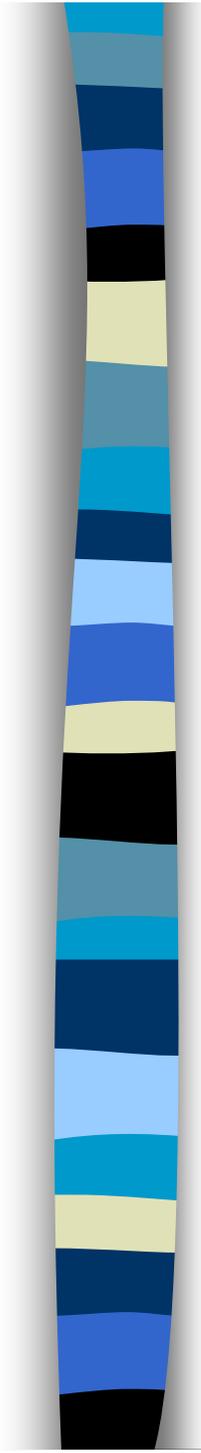
Syllabus

- **Prerequisiti:** Nessuno
- **Ore di lezioni frontali:** 56
- **Ore di esercitazioni:** 24
- *Conoscenza e capacità di comprensione (knowledge and understanding)*
- Nell'ambito dell'inquadramento metodologico che vede un computer come stratificazione di macchine virtuali, lo studente approfondirà la conoscenza dei principi e delle caratteristiche di base del *primo livello della gerarchia*, illustrato attraverso lo *studio del Linguaggio Assembler* di base di una Architettura RISC e dei corrispondenti formati del linguaggio Macchina.



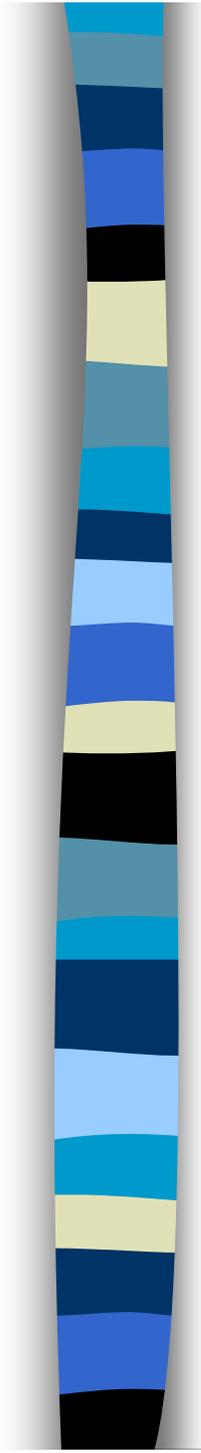
Syllabus (cont.)

- Nel quadro di riferimento del modello di Von Neumann, lo studente acquisirà *la conoscenza della metodologia implementativa dell'insieme di istruzioni Assembler di base*, affrontando lo studio della struttura hardware della Unità Centrale di Elaborazione, della Unità di Controllo e dei dispositivi di Memoria indirizzabile.
- Attraverso lo studio della Unità Aritmetico-Logica lo studente apprenderà *i concetti di base per la implementazione delle funzioni booleane mediante Reti Combinatorie*.



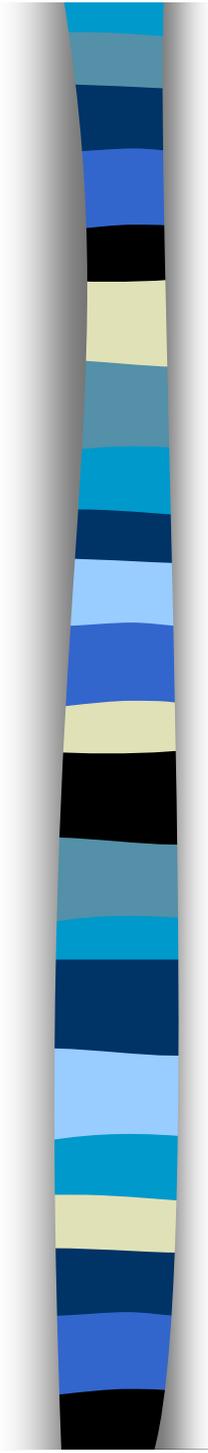
Syllabus (cont.)

- Lo studente acquisirà il concetto di Automa a stati finiti come modello teorico per la descrizione del *funzionamento della Unità di Controllo* ed i concetti di base per la relativa implementazione hardware mediante una Rete Sequenziale. Lo studio della implementazione sarà completato con l'apprendimento delle nozioni di base per la *misura e per il miglioramento delle prestazioni hardware (accenno)*.



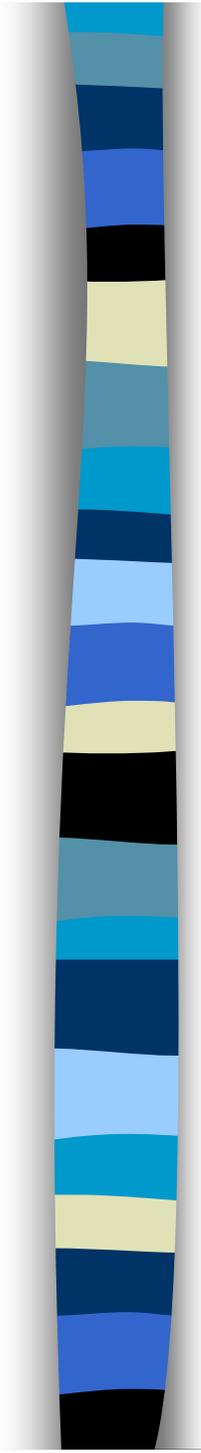
Syllabus (cont.)

- Inoltre, lo studente acquisirà una chiara visione delle connessioni delle conoscenze acquisite in questo corso con gli argomenti approfonditi in altri corsi, comprendendo i collegamenti che sussistono tra la *esecuzione del programma* in linguaggio Macchina a *carico dell'hardware*, da un lato, con la *codifica del programma in un linguaggio ad alto livello a carico del programmatore* e con la *compilazione e la gestione del processo di esecuzione a carico del Sistema Operativo*, dall'altro.



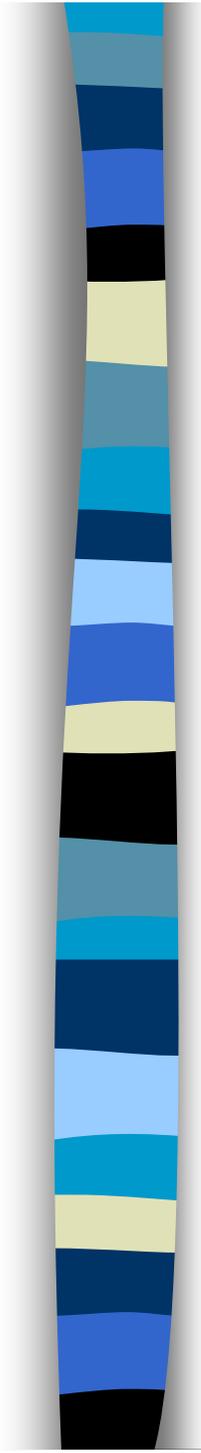
Syllabus (cont.)

- ***Capacità di applicare conoscenza e comprensione (applying knowledge and understanding)***
- Lo studente acquisirà le seguenti capacità applicative:
 - esecuzione e comprensione del processo di traduzione nell'Assembler di una architettura RISC dei costrutti di base del linguaggio C, scelto come esemplificativo dei linguaggi procedurali di livello utente;
 - analisi di una Rete Combinatoria e determinazione della relativa funzione booleana implementata;



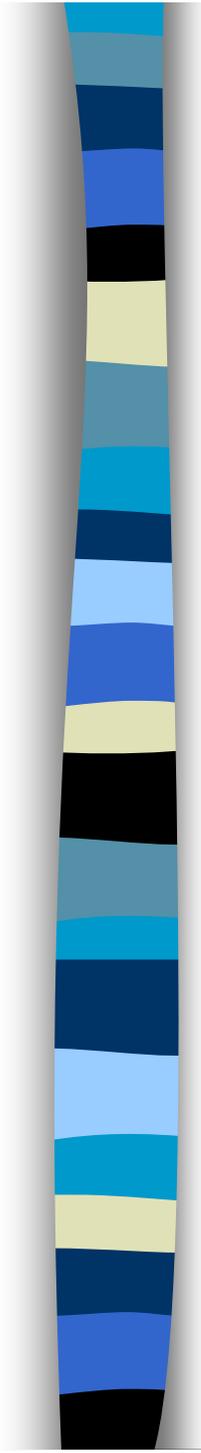
Syllabus (cont.)

- esecuzione delle conversioni in notazione decimale dei principali formati di rappresentazione interna dei numeri interi e frazionari;
- esecuzione di semplici calcoli di valutazione delle prestazioni hardware in funzione sia del ciclo che della frequenza di clock.
- Mediante le conoscenze acquisite attraverso lo studio di una architettura RISC sui principi di base della progettazione di un linguaggio Assembler e sulle scelte architettoniche da affrontare nella relativa implementazione hardware, lo studente sarà in grado di orientarsi in successivi processi di apprendimento di ulteriori linguaggi Assembler e delle relative architetture hardware.



Syllabus (cont.)

- ***Autonomia di giudizio (making judgements)***
- Lo studente acquisirà la capacità di identificare gli elementi caratterizzanti di una architettura hardware su cui basare la propria valutazione in funzione del contesto applicativo.
- ***Abilità comunicative (communication skills)***
- Lo studente acquisirà la capacità di descrivere con proprietà di linguaggio le caratteristiche hardware di un sistema di elaborazione e di esporre il significato di semplici frammenti di programma codificati mediante l'insieme delle istruzioni di base dell'Assembler di una architettura RISC o del relativo linguaggio Macchina.



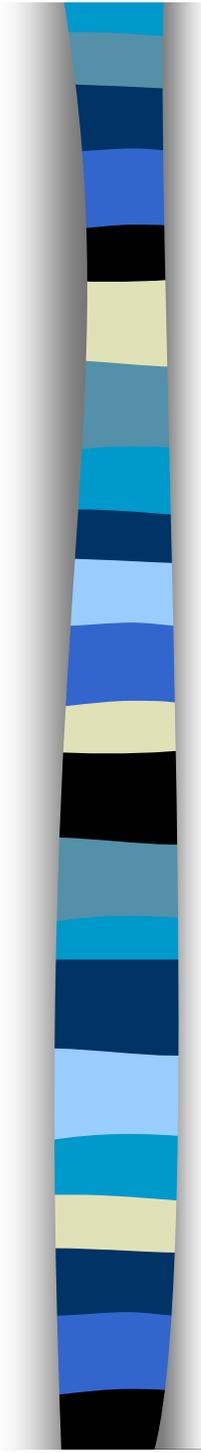
Syllabus (cont.)

- **Il corso farà uso del testo**

D. A. PATTERSON , J. L. HENNESSY, “Struttura e progetto dei calcolatori”, con CD ROM ZANICHELLI, **ultima edizione anno 2010.**

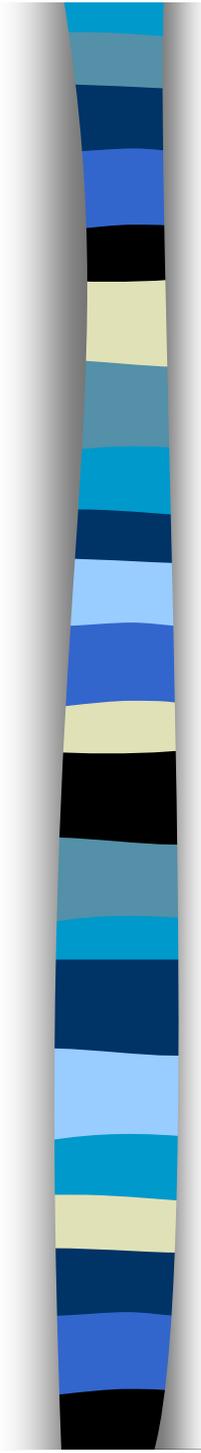
N.B.: Lezione per lezione troverete ARGOMENTI e PAGINE DI RIFERIMENTO sul libro di testo

- sulla pagina del docente, oppure
- sul sito web del corso



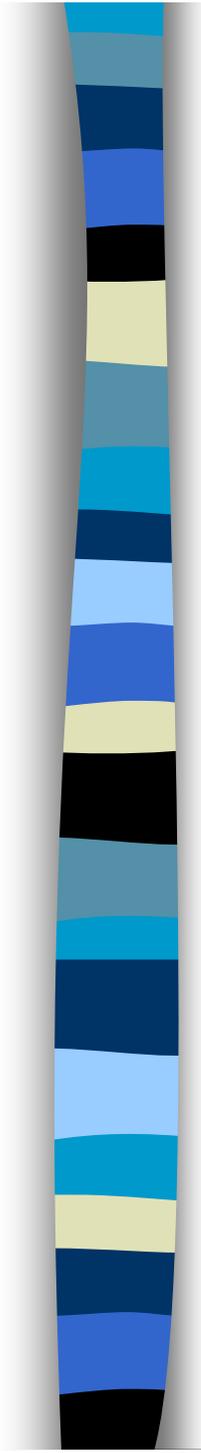
Modalità di verifica e Valutazione

- Per studenti che svolgono con profitto il corso (test di verifica, prove intercorso, etc.):
 - 2 prove intercorso in cui lo studente dovrà dimostrare le conoscenze acquisite. Il superamento di tali prove consente la prova orale in cui lo studente dovrà dimostrare le abilità acquisite con gli aspetti formali e teorici.
- Per studenti che non hanno svolto con profitto il corso o che non hanno preso parte al corso:
 - Gli appelli previsti nel corso dell'anno accademico. Per ogni appello una prova scritta/pratica ed una prova orale con gli stessi contenuti e finalità previsti dalle prove intercorso.



Responsabilità dello studente:

- Gli studenti sono responsabili per tutto il materiale coperto in classe così come per i capitoli assegnati dai testi.
Per essere al corrente su cosa è stato coperto e su dove reperire le relative informazioni bisogna fare riferimento al sito web del corso e alla pagina web del docente.
 - Es.: Lezione 01 – Introduzione al corso, Cap. 1, pagg. 1-20 Libro di Testo
- Ci si aspetta che gli studenti siano preparati a trascorrere una buona quantità di tempo a studiare ed esercitarsi.
- **N.B.:** Utilizzo di slides (.pdf) da parte del docente, da non considerare come “surrogato” del libro,
 - Solo come supporto alla presentazione della lezione
 - Usare LIBRO DI TESTO



Programma (in sintesi)

- Introduzione al corso
- Linguaggio Assembler, Linguaggio Macchina e notazioni per gli interi
- Notazione in virgola mobile
- Funzioni ed espressioni Booleane, Reti Combinatorie, ALU, Automa Finito, Reti Sequenziali
- CPU e Unità di Controllo
- Misura delle prestazioni
- Pipeline.
- Gerarchia di memoria
- Microprocessori multicore (cenni)